# This Page Is Inserted by IFW Operations and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

# IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

### (19)日本国特許庁 (JP)

### (12) 公開特許公報(A)

### (II)等新出篇企则 9 特開平6-77644

(43)公開日 平成8年(1994)3月18日

(51)Int.CL*	•	機別配号	厅内弦理者号	FI	
H 0 5 K	3/40	С	7511-4E	• •	技術表示會所
	7/14	T	7901-4E		
1 H 0 5 K	1/14	D	7047-4E	*	
	3/36	Z	7047-4E		

		審査環束 未請求 請求項の数1(全 5 頁)
(21)出版書号	<b>特膜平4-228524</b>	(71)出版人 000005223
(22)出廣日	平成 4 年(1992) 8 月27日	富士通体式会社 神奈川県川崎市中原区上小田中1015番地 (72)発明者 笹沢 陽一
		神奈川県川崎市中夏区上小田中1015番地 富士通株式会社内
		(74)代理人 弁理士 松本 昂

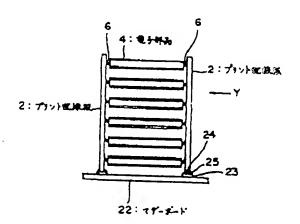
### (54) [ 発明の名称 ] 三次元構造電子部品の端子部形成方法

### (57)【要約】

【目的】本発明は部品点数や組立工数を削減することができ、且つマザーボードへの実装の信頼性を向上することができる三次元標道電子部品の増子部形成方法を提供することを目的とする。

【様成】上下方向に配列した電子部品4をブリント配銀板2で両側から挟んで成る三次元機造電子部品を、マザーボード22に実装するための端子部を形成する場合に、ブリント配線板2のマザーボード22に実装する側の場部に、複数のスルーホール31を、マザーボード22への実装端面に沿って一列に形成し、この形成された複数のスルーホール31の概略中心を接続する直線に沿って、ブリント配線板の下端部を切断し、この切断によって得られるスルーホールの概略半円形部分を端子部24とする。

### 实纯例说明团



(2)

特別平6-77644

#### 【特許請求の顧問】

【請求項】】 上下方向に配列した電子部品(4) を、数 電子部品(4) のリード(6) が、その所定配線部に接続さ れるように2枚のブリント配線板(2) で両側から挟んで 成る三次元構造電子部品を、マザーボード(22)に実装す るための三次元構造電子部品の蝸子部の形成方法であっ τ.

1

前記プリント配線板(2) の数マザーボードに実装する側 の協部に、複数のスルーホール(31)を、数マザーボード への実装端面に沿って一列に形成し、

設複数のスルーホール (31)の概略中心を接続する直線と 沿って、彼ブリント配線板(2) の下端部を切断し、

この切断によって得られるスルーホール(31)の観路半円 形部分を嫡子部(24)とすることを特徴とする三次元権法 電子部品の偉子部形成方法。

#### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は上下方向に配列した電子 部品をブリント配線板で両側から換んで成る三次元構造 るための三次元標道電子部品の始子部形成方法に関す る.

【0002】現在、電子機器を小型化することが要望さ れており、これに対応するため、電子部品をブリント配 線板上に高密度に実装する技術の開発が要望されてい る。現在は、電子部品を平面的に配列して実装している が、これでは大きさが限られたブリント配線板上に実装 できる部品数に展界がある。

【0003】そこで、上下方向に配列した電子部品をブ リント配線板で両側から挟んで成る三次元構造電子部品 30 を、マザーボードに接続して高密度実装化を図ることが 考えられている。

[0004]

【従来の技術】本出職人は、先に、図5に示すように、 複数の電子部品が三次元的に組み込まれた構造を有し、 一つの部品として取り扱われ、マザーボード上に実装さ れる三次元禄遺電子部品』を極寒した。

【0005】この三次元構造電子部品1は、図5の (A)~(C) に示すように、直立して相対向して配さ れた一対のブリント配線板2.2の間に、複数の電子部 40 形部分を端子部とする。 品(T-SOP:Thin-Small Outline Package) 4が、 段積み状態で組み込まれた構造である。

【0008】各電子部品4は、電子部品本体5より両側 に延出しているリード6、8を、プリント配線板2、2 のスルーホール8.8に接続させて、ブリント配線板 2. 2間に支持されている。

【0007】ブリント配線板2、2の下端2a、2aに は、実装用接続部であるスタッドピン11, 11が設け てある。上記構造の三次元構造電子部品1は、図5

(C) に示すように、スタッドピン11, 11を、マザ 50 い。

ーポード13のスルーホール14、14に挿入して半田 付けされて実装される。また、リード6、6とスルーホ ール8、8とは半田付けされている。

2

【0008】との他、図6に示すように、ブリント配線 板2.2の下端に、前記したスタッドピン11、11の 代わりに、始子20、20を設け、マザーボード22表 面に設けられたパッド23に、端子20.20を半田付 け疾装する方法も先に提案した。

(00091

【発明が解決しようとする課題】ところで、上述した図 10 5及び図6に示す三次元構造電子部品においては、マザ ーボードに実装するためのスタッドピン11及び端子2 0を、プリント配線板2下端部の端子接続部分表裏面に メッキされた銅パッドに取りつけるようになっている。 【0010】このようにスタッドピン11又は蛯子20 を取りつけることは、三次元標造電子部品としての部品 点数や組立工数が増加するといった問題がある。また、 スタッドピン11による実装にあっては、マザーボード し3への実装後に、三次元禄遺電子部品自体が立体的で 電子部品を、マザーボート(ブリント配線板)に接続す 20 電子部品単体よりも重量があるために折れたり、ブリン ト配線板2下端部から外れたりするといった個類性に欠 ける問題がある。また、スタッドピン11のピン形状で はマザーボード13に再面実装できない。

【0011】本発明は、とのような点に鑑みてなされた ものであり、部品点数や組立工数を削減することがで さ、且つマザーボードへの実装の信頼性を向上すること ができる三次元権造電子部品の端子部形成方法を提供す ることを目的としている。

(0012)

【課題を解決するための手段】上下方向に配列した電子 部品を、この電子部品のリードが、その所定配線部に接 続されるように2枚のブリント配線板で両側から挟んで 成る三次元精造電子部品を、マザーボードに実装するた めの三次元構造電子部品の端子部の形成方法であって、 ブリント配線板のマザーボードに実装する側の端部に、 複数のスルーホールを、マザーボードへの実装端面に沿 って一列に形成し、複数のスルーホールの概略中心を接 続する直線に沿って、ブリント配線板の下端部を切断 し、この切断によって得られるスルーホールの戦略半円

[0013]

【作用】上述した本発明によれば、ブリント配線板に、 ―列に配列した複数のスルーホールを形成し、その概略 中心を接続する直線に沿って、ブリント配線板の下端部 を切断するだけで複数の嫡子部を形成することができ

【0014】このような帽子部が設けられた三次元構造 電子部品をマザーボードに実装する場合には、各端子部 をマザーボードのバッドに数量して半田付けすればよ

FEB 19 '99 01:22

### (19)日本四将新庁 (JP) (12) 公開特許公報 (A)

(11)特許出順公開 号 特開平6-77644

(43)公開日 平成6年(1994)3月18日

(51)ImtCl* H 0 5 K	3/40	微別記号 C	庁内弦理者号 7511-4E	FI	技術表示曾所
	7/14	T	7301-4E		
1 H 0 5 K	1/14	D	7047-4E		
	3/36	Z	7047-4E		

		審査請求 未請求 請求項の数1(全 5 頁
(21)出願者号	特膜平4—228524	(71)出版人 000005223
(22)出版日	平成 4年(1992) 8月27日	富士通体式会社 神奈川県川崎市中原区上小田中1015番地 (72)発明者 笹沢 陽一
		神奈川県川崎市中原区上小田中1015番地 富士通株式会社内 (74)代理人 弁理士 松本 岛
	_	

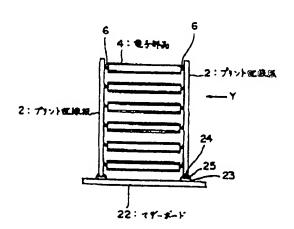
### (54) [発明の名称] 三次元構造電子部品の端子部形成方法

### (57)【要約】

【目的】本発明は部品点数や組立工数を削減することが でき、且つマザーボードへの実装の信頼性を向上すると とができる三次元構造電子部品の給子部形成方法を提供 することを目的とする。

【構成】上下方向に配列した電子部品4をブリント配線 板2で両側から挟んで成る三次元標道電子部品を、マザ ーポード22に実装するための端子部を形成する場合 に、ブリント配盤板2のマザーボーF22に実装する側 の始部に、複数のスルーホール31を、マザーポード2 2への実装幅面に沿って一列に形成し、この形成された 複数のスルーホール31の概略中心を接続する直線に沿 って、ブリント記載板の下端部を切断し、この切断によ って得られるスルーホールの概略半円形部分を端子部2 4とする。

### 实纯例说明园



(3)

特顯平6-77644

[0015]

(実施例)以下、図面を参照して本発明の一実施例につ いて説明する。図1~図4は本発明の一実施例による三 次元構造電子部品の端子部形成方法を説明するための図 である。とれらの図において図5及び図6に示す従来例 の各部に対応する部分には同一符号を付し、その説明を 省略する。

【0016】図1は三次元構造電子部品の2枚のプリン ト配線板2.2の下端部に端子部24を設け、その偏子 田付けすることにより実装した図である。

【0017】ブリント配額板2に端子部24を形成する 本発明の方法を以下に説明する。図2は図1に示すブリ ント配線板2の下輪部を図1に示す矢印Y方向から見た 図である。

【0018】この図から分かるように、ブリント配線板 2の端子部24がマザーボード22のパッド23に載置 され、半田25で半田付けされている。各輪子部24を 形成する場合、まず、基板製造工程において、図3に示 すように、ブリント配線板2の下端部に、形成したい端 20 端子部形成方法を説明するための図である。 子部の数に対応したスルーホール31を形成する。

【0019】スルーホール31の符号32は、銅メッキ 部を示す。このように複数のスルーホール31を形成し た後、一点鎖線による斜線部分で示すように、スルーホ ールの半分を、図4の(D)に示す状態にする。ブリン ト基板の製造工程にて、基板外形をこのように製作す る.

【0020】 この図に示す半円形となったスルーホール 31の部分が端子部24となる。図4(E)は、図4 (D) に示すブリント配線板2を下端面から見た図であ 30 6 電子部品のリード り、斜線部分はスルーホール31の内面の銅メッキされ た部分を示すものである。

【0021】以上の工程でプリント配線板2に焼子部2 4を形成することができるので、従来のように、図5及 **27図**6に示したスタッドピン11又は嫡子20を取りつ ける必要がなくなる。従って、その分、部品点数を削減

することができ、また、スルーホール31を形成して、 カットするだけの工程でよいので、組立工数も削減する ととができる。

【0022】更には、スタッドピンししのようにマザー ポードへの実装後にプリント配線板2下端部から外れた りするといったととも無くなるので、マザーボードへの 実装の信頼性を向上させることができる。

(0023)

【発明の効果】以上説明したように、本発明によれば、 部24をマザーボード22のパッド23に半田25で半 10 部品点数や組立工数を削減することができ、且つマザー ボードへの実装の信頼性を向上することができる効果が ある.

#### 【図面の簡単な説明】

【図1】本発明の一実施例による三次元構造電子部品の 端子部形成方法により始子部を形成してマザーボードに 実装した際の図である。

【図2】図1に示す矢印Y方向からブリント配線板の下 端部周辺を見た場合の図である。

【図3】本発明の一実施例による三次元構造電子部品の

【図4】本発明の一実施例による三次元構造電子部品の 端子部形成方法を説明するための他の図である。

【図5】本出願人が先に提案した三次元構造電子部品を 示す図である。

【図6】本出願人が先に提案した他の三次元構造電子部 品を示す図である。

#### 【符号の説明】

- 2 ブリント配線板
- 4 電子部品
- 22 マザーボード
- 23 マザーボードのパッド
- 2.4 プリント配線板の端子部(三次元梯造電子部品の 编子部)
- 31 スルーホール

FEB 19 '99 01:22

(4)

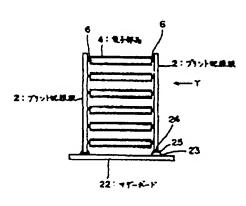
特別平6-77844

【图1】

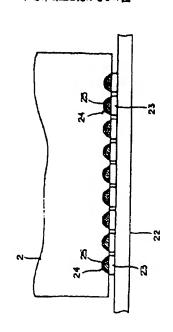
灾施例说明图

(図2)

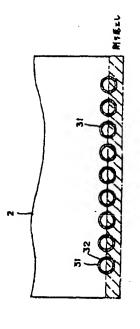
# 図1に求す史印Y方向からブリット配換板2 の下崎軒間巡五見た場合の図





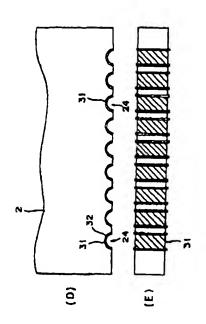


场子好形成方法统项图



(区4)

端于印形在自由说明图

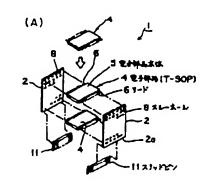


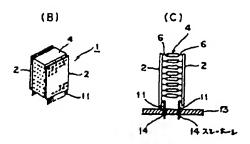
(5)

特開平8-77844

(25)

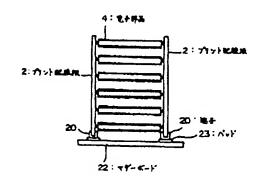
### 本工程人が見に提案した三文元集造電子部為主教了图





[図6]

### 本土融人可見以提案した三次兄弟進电子可具名共享他の图



Japanese Pat nt Laid-Open Publication No. Hei 6-77644

Laid-Open Date: March 18, 1994

Japanese Patent Application No. Hei 4-228524

Filed Date:

August 27, 1992

Inventor(s):

Yoichi SASAZAWA

Applicant(s):

Fujitsu, Ltd.

[Title of the Invention] Method for Forming Terminal Portion on Electronic Element Having Three-Dimensional Structure

### [Abstract]

The purpose of the present invention is to provide a [Object] method for forming a terminal portion on an electronic element having a three-dimensional structure, which permits reduction in number of components and assembling man-hour, and provides improved reliability in the mounting of the electronic element onto a mother board.

[Structure] An electronic element having a three-dimensional structure comprises a plurality of electronic components 4 which are arranged in a vertical direction and sandwiched from both sides by printed wiring boards 2. When forming terminal portions for mounting the electronic element on a mother board 22, a plurality of through-holes 31 are formed on the mounting end portion of the printed wiring board 2, such that the through-holes align in a row along the end surface mounting onto the mother board 22. The bottom end portion of the printed wiring board is then cut off along the straight line connecting the substantial centers of the plurality of formed through-holes 31. The substantially semicircular portions of the through-holes obtained by this cutting are employed as the terminal portions 24.

[0015]

An embodiment of the present invention will now [Embodiment] be described in r ference to the attached drawings. Figs. 1-4 show diagrams for explaining a method according to an embodiment of the present invention for forming terminal portions on an electronic element having a three-dimensional structure. In these Figures, components corresponding to each component in Figs. 5 and 6 illustrating the prior art are indicated by like reference numerals. Explanation of these corresponding parts is omitted.

Fig. 1 shows an electronic element having a threedimensional structure mounted by providing terminal portions 24 on the bottom portions of two printed wiring boards 2,2 of the electronic element, and soldering the terminal portions 24 with solder 25 onto pads 23 of a mother board 22.

A method according to the present invention for forming the terminal portions 24 on the printed wiring board 2 will now be explained. Fig. 2 is a view of the bottom end portion of the printed wiring board 2 looking in the direction of the arrow Y shown in Fig. 1.

As can be seen in Fig. 2, the terminal portions 24 of [0018] the printed wiring board 2 are placed on the pad 23 of the mother board 22 and soldered by solder 25. When forming each terminal portion 24, through-holes 31 are initially formed, during the board manufacturing process, on the bottom end portion of the printed wiring board 2 in numbers corresponding to the desired number of terminal portions as shown in Fig. 3.

Reference numeral 32 of the through-hole 31 indicates [0019] a copper-plated portion. After forming the plurality of through-holes as shown, the half portions of the through-holes are processed as shown by the portions indicated by slanted dotted lines. to be rendered in a stat illustrated in Fig. 4(D). The shape of

the print d board is formed as such during the board manufacturing process.

[0020] The semicircular portions of the through-holes shown in Fig. 4(D) are the terminal portions 24. Fig. 4(E) is a view of the printed wiring board 2 of Fig. 4(D) looking on the bottom end surface. The portions indicated by slanted solid lines are the copper-plated portions on the internal surfaces of the through-holes 31.

As the terminal portions 24 can be formed on the printed [0021] wiring board 2 by the above process, the necessity to fixate, as conventionally done, stud pins 11 or terminals 20 shown in Figs 5 and 6 is eliminated. The number of components can thereby be reduced. The assembling man-hour can also be reduced because the process only includes forming the through-holes 31 and cutting. Furthermore, the reliability in the mounting onto a mother board can be enhanced because the possibility to become disconnected from the bottom portion of the printed wiring board 2 after being mounted onto a mother board is eliminated in the terminal portions, while this disconnection can occur in a stud pin 11.